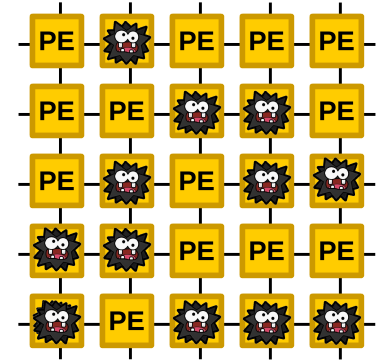


# Energiesparende eng gekoppelte Prozessorfelder durch unscharfes Rechnen

Die kontinuierlich steigenden Performanzanforderungen führen bei zukünftigen Rechensystemen zu immer mehr Heterogenität und anwendungsspezifischen Hardware-Beschleunigern. Eine spezielle Form solcher Beschleuniger sind sogenannte eng gekoppelte Prozessorfelder, welche sich besonders als Schleifenbeschleuniger eignen. Hauptbestandteil dieser Prozessorfelder sind parametrisierbare VLIW-Prozessoren, welche Funktionsblöcke für unterschiedliche Operationen wie Addition und Multiplikation bereitstellen.



Ziel dieser Masterarbeit ist die Untersuchung von Verfahren aus dem Bereich *Approximate Computing* für den Einsatz in eng gekoppelten Prozessorfeldern in Hinsicht auf Flächen- und Energieeinsparungen.

Durch *Approximate Computing* rechnen zum Beispiel Arithmetikeinheiten ungenauer, wie etwa durch das Abschneiden des Carry-Signals in Ripple-Carry-Addierern zur Erhöhung der Parallelität. Eine eingehende Fehleranalyse, wie sich diese Verfahren auf das Ergebnis von verschiedenen Algorithmen in der Signal- und Bildverarbeitung bei der Ausführung auf eng gekoppelten Prozessorfeldern auswirken, soll ebenfalls Teil der Arbeit sein. Die untersuchten Verfahren sollen in die vorhandene Architektur implementiert und anschließend auf FPGAs getestet und evaluiert werden.

Voraussetzungen: Programmierkenntnisse in VHDL

Art der Arbeit: Theorie (40%), Konzeption (30%), Implementierung (30%)

Ansprechpartner: Marcel Brand, Michael Witterauf (marcel.brand@fau.de, witterauf@cs.fau.de)