

Automatische Integration von Hardwarebeschleunigern bei der Generierung von virtuellen Prototypen

Die steigenden Komplexitätsanforderungen an heutige Eingebettete Systeme erfordern einen immer höheren Abstraktionsgrad des Entwurfsprozesses. Mit **SystemC** existiert eine auf C++ basierende Systembeschreibungssprache, die den Ansprüchen an eine abstraktere Modellierung Rechnung trägt.

Durch Optimieren der **HW-/SW-Partitionierung** eines Systems kann eine erhebliche Leistungssteigerung erzielt werden. Sie werden ein mit SystemC beschriebenes System (**Fraktal-Viewer**) mittels Entwurfsautomatisierung in einen virtuellen Prototypen mit einer optimierten HW-/SW-Partitionierung umwandeln.

Ziel dieser Arbeit ist, das am Lehrstuhl entwickelte Framework zur Entwurfsautomatisierung um die automatische Integration von Hardwarebeschleunigern bei der Generierung von virtuellen Prototypen zu erweitern. Um sich mit der Problemstellung vertraut zu machen, werden Sie zuerst eine manuelle Integration eines **Hardwarebeschleunigers** in den generierten Prototypen vornehmen.

Voraussetzungen: Grundkenntnisse in C++

Art der Arbeit: Theorie (10%), Konzeption (30%), Implementierung (60%)

Ansprechpartner: Joachim Falk (falk@cs.fau.de), Tobias Schwarzer (tobias.schwarzer@cs.fau.de)

