

DFG SPP1148

**Rekonfigurierbare
Rechensysteme**



Jürgen Teich
Manfred Glesner
Franz Rammig
Wolfgang Rosenstiel
Hartmut Schmeck

Gliederung

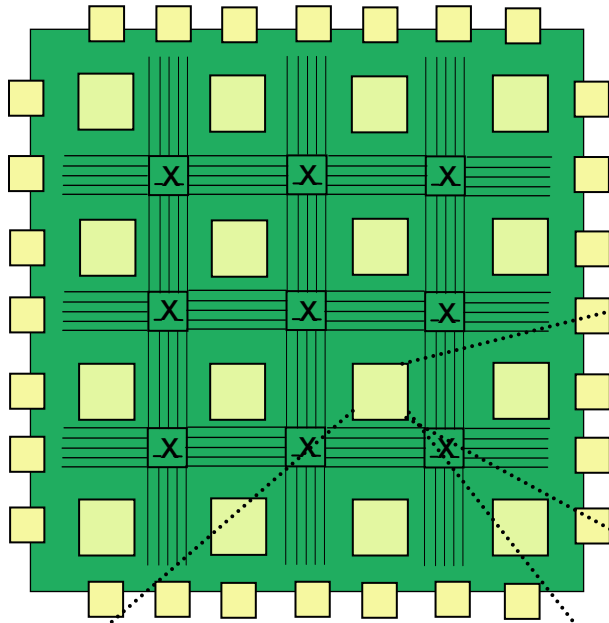
- (Dynamisch) rekonfigurierbare Rechensysteme
- Perspektiven
 - Bedeutung
 - Produkte
- Themenfelder des Schwerpunktprogramms
 - Zusammensetzung 1. Förderperiode
 - Zielsetzungen
- Dankeschön

Entstehung

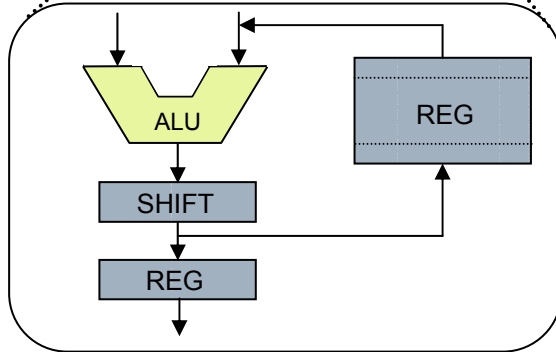
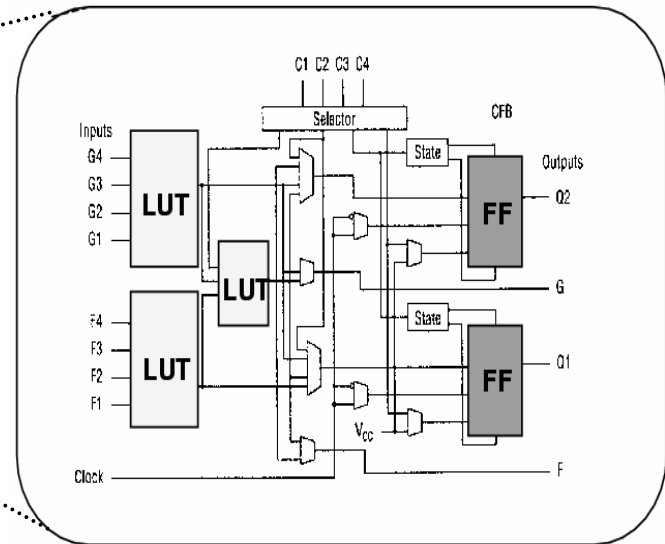
- Geburt einer Idee während des Treffens mehrerer Schwerpunktprogramme (Braunschweig 2002):
 - SPP KonDisk
 - SPP Softwaremethoden
 - SPP Rapid Prototyping
 - SPP Eingebettete Systeme

- Ziel: Entwurfsmethodik für Systeme mit dynamisch veränderlicher Hardwarefunktionalität:
„Rekonfigurierbare Rechensysteme“

Rekonfigurierbare Hardware



- feingranular
(FPGAs: Look-up-Tabellen, Mux, FF)



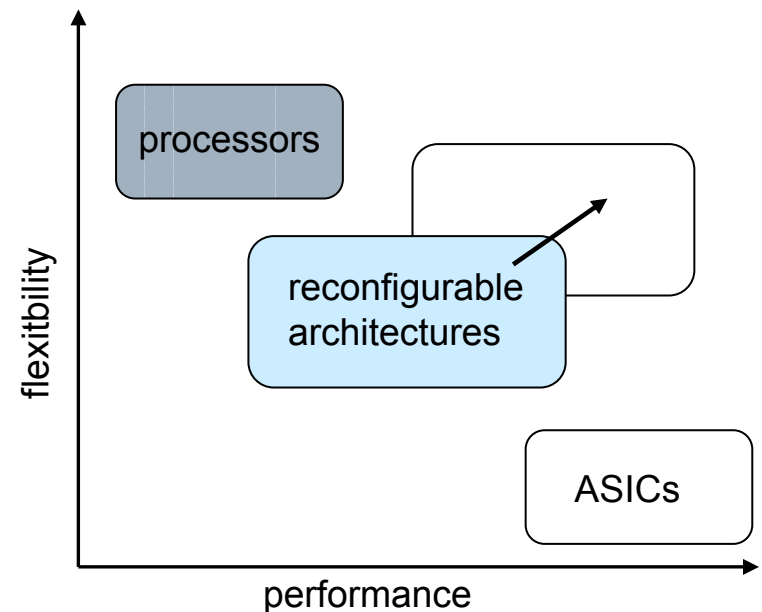
- grobgranular
(ALUs, funktionale Einheiten, Prozessorcores)

Ebenen der Rekonfigurierbarkeit

Abstraktions- ebene	Kommunikation	Speicher	Datenverarbeitung
Gatter	Schalter Multiplexer	RAM-Orga- nisation	CLB, parametri- sierte IP-Blöcke
Analog	Schalter	Energie- speicher	OP-Verstärker, Kapazitäten
Register- transfer	Crossbar, Busse	Register Cache	Ausführungsein- heiten
Instruktion	Größe Adress-/Datenbus	Register Speicher	Sonderfunktionen Interrupts
Prozess/ System	Verbindungs- netzwerk	Puffer- größen	Anzahl und Typen Prozesse, Tasks

Perspektiven

- Hardware passt sich an Anwendung an
 - Performance eines ASIC + Flexibilität von Software
 - Bisher: Untersuchungen bisher mit den Zielen
 - Beschleunigung – custom computing machines
 - Rapid Prototyping
 - Neu: Eingebettete Systeme
 - reduzierte Kosten
 - bedarfsweise Funktionalität
 - geringe Time-to-market
 - Fehlertoleranz
 - Selbstheilung
 - Selbstoptimierung



ASIC: application-specific integrated circuit

Perspektiven

- ... Hardwarefunktionalität, die sich selbst dem Problem anpasst
- ... intelligente Systeme
 - System mit der **Fähigkeit der selbständigen Anpassung von Verhalten und Struktur aufgrund exogener** (Umwelteinflüsse, Benutzerinteraktion) **und endogener Einwirkungen** (Alterung, Komponentenausfall, geänderte Zielgrößen u.v.m.)
 - Dadurch möglich: **Selbstopтимierung, Selbstreparatur bzw. -heilung**
 - Zukunft: **Selbstlernende Systeme**

Zusammenfassung Bedeutung

- Senkung von Entwurfs- und Fertigungskosten
- Vermeidung von Redesign
- gute Effizienz und Auslastung für eine breite Klasse von Anwendungen
- Produktionskostenoptimierung bei Produkten mit geringen Stückzahlen
- Flexibilität bei späten Änderungen
- Ausfallsicherheit und Fehlertoleranz
- Potenzial zur Selbstoptimierung

Gewünschte Synergieeffekte

- durch Kooperation von ...
 - Technologen (SoC-Technologie, Analog/Digital)
 - Rechnerarchitekten (Multiprozessortechnik, fehlertolerantes Rechnen, Netzwerkprozessoren)
 - Systemnahe Programmierung (Compiler, Betriebssysteme)
 - Entwurfsmethodik (Modellierung, Partitionierung, Scheduling)
 - Anwendern

- Ziele
 - Deutschlands führende Rolle im Bereich RSoC stärken
 - RSoC-Technologie für ein breites Feld von Anwendungen nutzbar machen

Themenbereiche des SPP

- **I. Sprachen und Modelle** für dynamisch veränderliche Anwendungen und Architekturen
- **II. Architekturen und Anwendungen**
 - FPGA-basierte Architekturen, Coarse- und Mixed-Grain, Prozessoren mit rekonfigurierbarem Instruktionssatz, NoC
 - Automotive, Bild- und Signalverarbeitung, Mobilfunk
- **III. Mechanismen und Effizienz** (Analyse von Kosten/Nutzen, insb. auch Entwicklungsaufwand und Flexibilität)
- **IV. Entwurfsmethodik (EDA):**
 - Online-Synthese und –optimierung, retargetierbare Compiler, Betriebssysteme, dynamische Hardware/Software-Partitionierung, Mechanismen der Selbstrekonfiguration, Verifikation
 - Synthesetools und Werkzeugentwicklung

I. Sprachen und Modelle

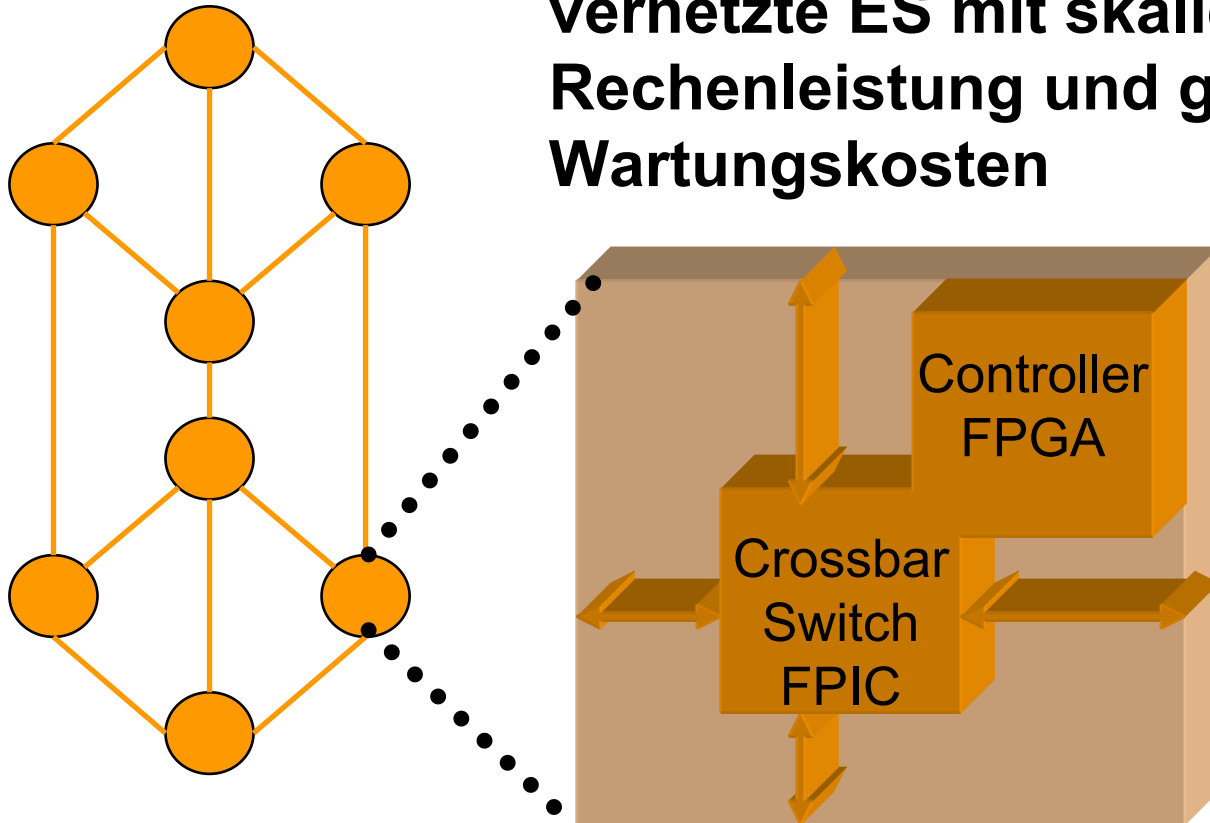
- Polymorphe Objekte für den Entwurf dynamisch rekonfigurierbarer FPGAs
- Modelle und Algorithmen für hyperrekonfigurierbare Hardware
- Synthese- und Optimierungsmodelle für rekonfigurierbare Hardwarearchitekturen

II. Architekturen und Anwendungen

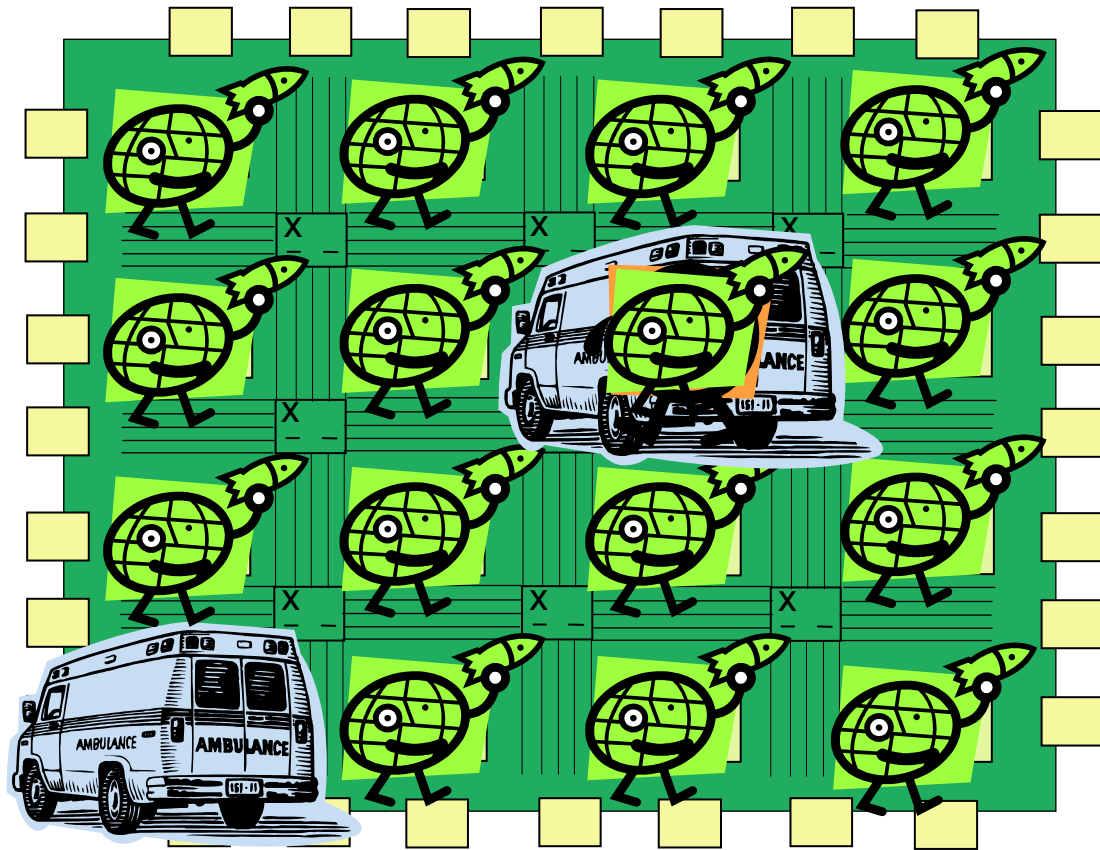
- rekonfigurierbare Architekturen mit feiner, grober und gemischter Granularität
- Rekonfigurierbare Netze:
ReCoNets, „Networks on a Chip“ (NoC)
- Selbsttestende und selbstheilende Systeme

Beispiel: ReCoNets

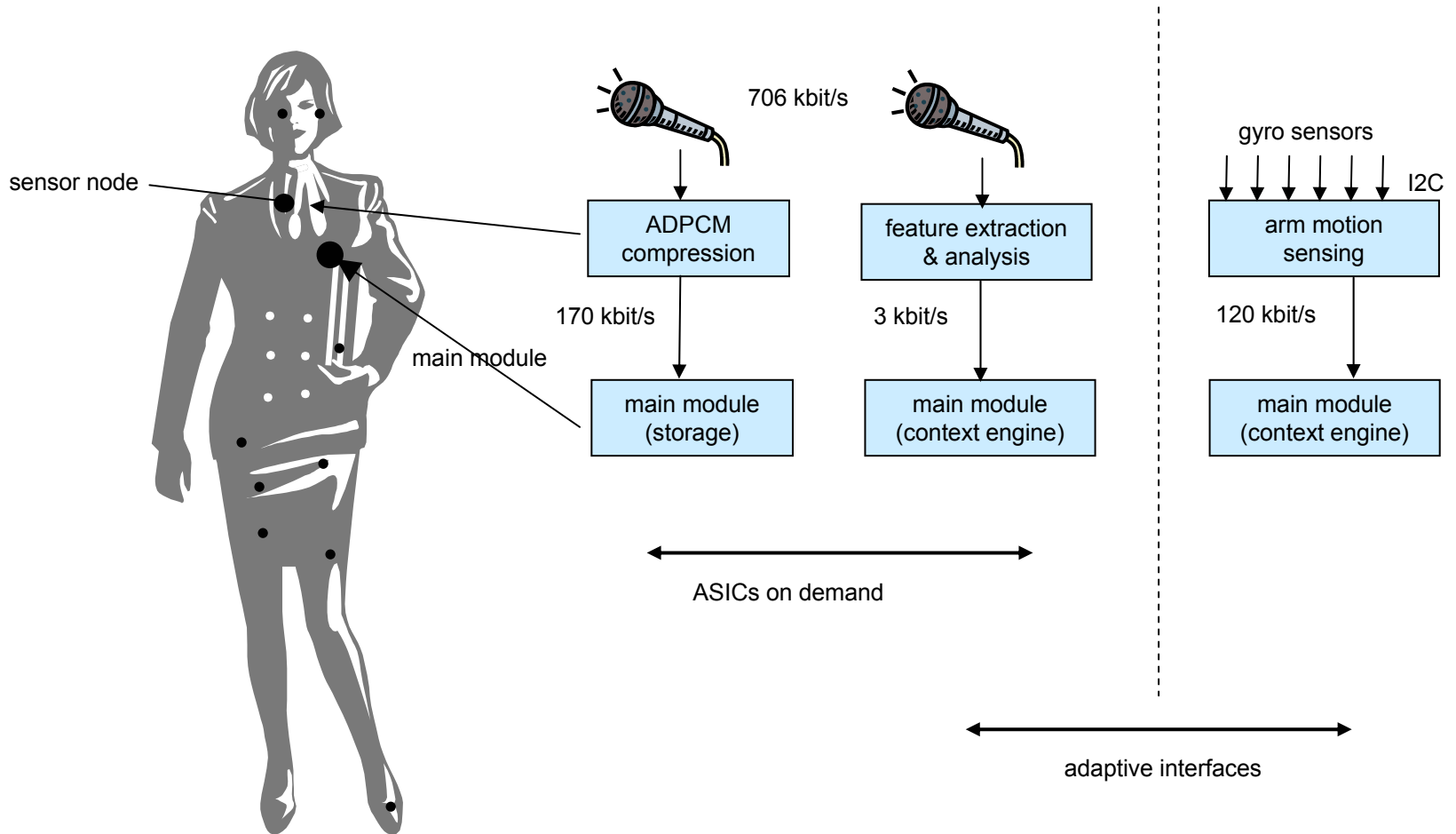
**Dynamisch
selbstrekonfigurierende
vernetzte ES mit skalierbarer
Rechenleistung und geringen
Wartungskosten**



Selbsttestende und –reparierende Hardware



II. Architekturen und Anwendungen



Quelle: M. Platzner, ETH Zürich

III. Analyse

- Transiente Leistungsbewertung

- Analyse
 - Granularität / Effizienz
 - Flexibilität / Effizienz
 - Kostenfunktionen
 - Time-to-Market

IV. Entwurfsmethodik...

... für rekonfigurierbare Rechensysteme:

- Online-Synthese und –optimierung
- Betriebssysteme
- Plattformbasierter Entwurf
- System- und werkzeugübergreifender Entwurf

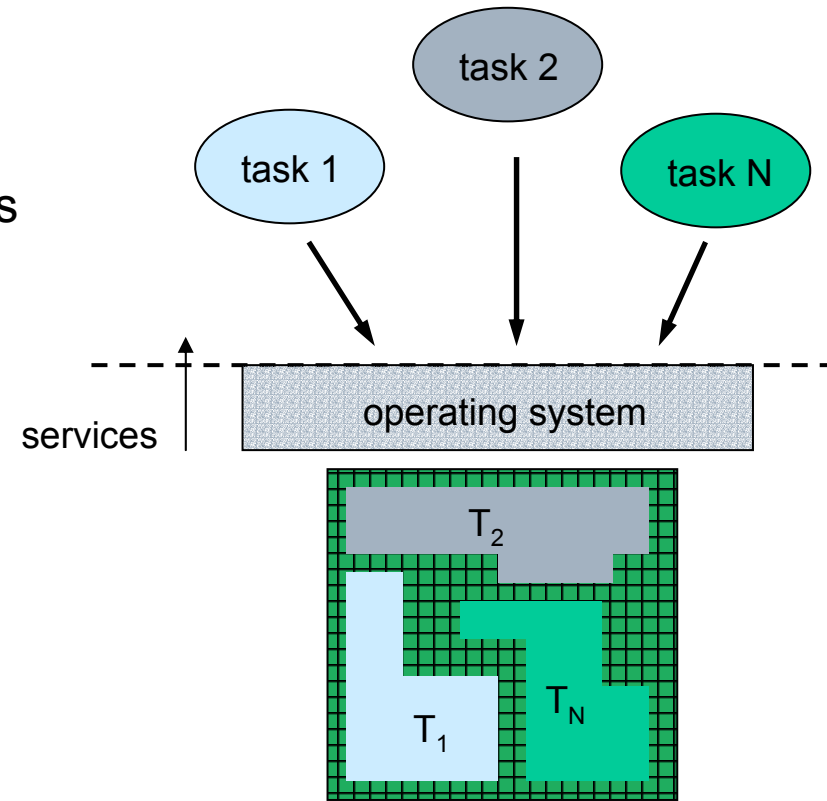
Betriebssysteme

➤ Motivation

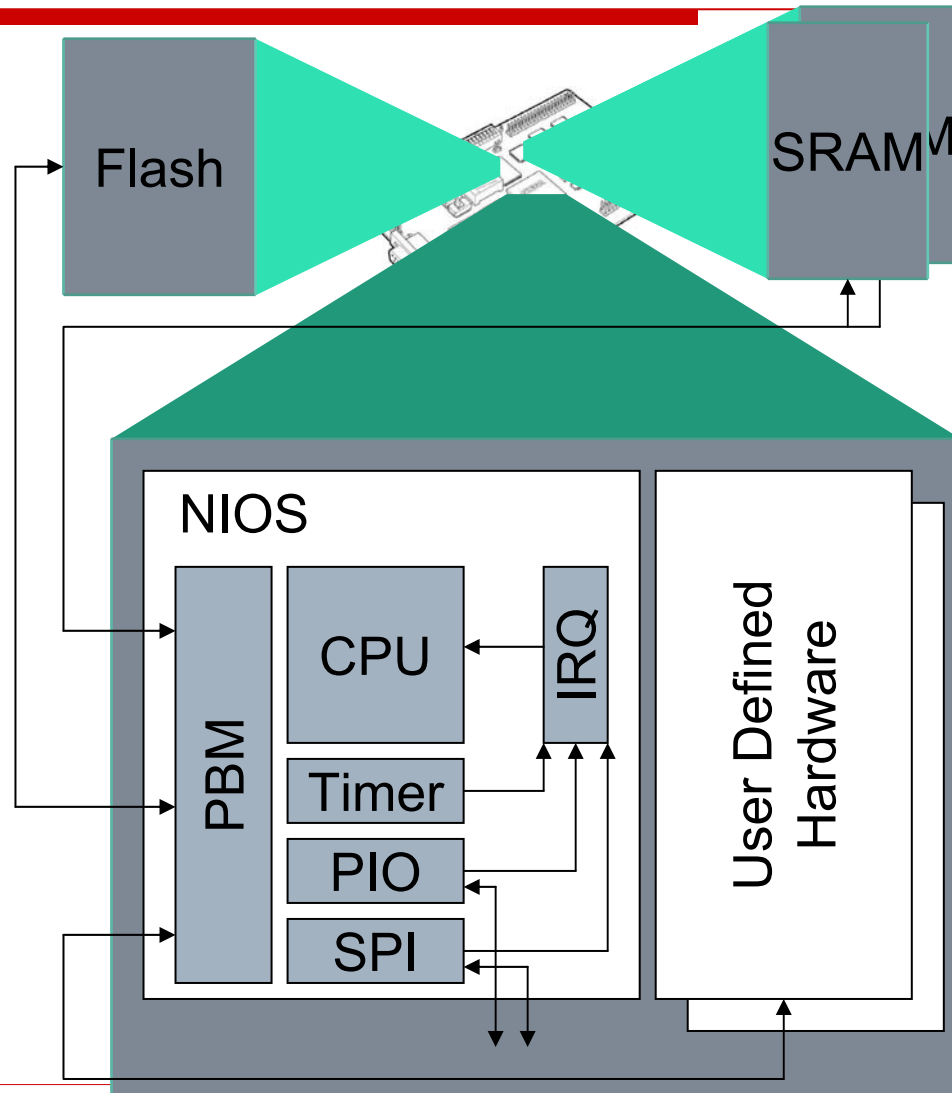
- erhöhte Produktivität und Portabilität
 - Module, Programmiermodell
- erhöhte Ressourcenauslastung
 - partielle Rekonfiguration
- dynamische und Real-time Tasks

➤ Dienste

- Taskmanagement
 - load/remove/preempt/resume
 - Kommunikation, Synchronization
- Scheduling
- Ressourcenmanagement
 - Array, I/O pins, ...
 - Online-Platzierung



Plattformbasierter SoC-Entwurf



1. Förderperiode (2003-2005)

- **Eingegangene Anträge:** 43
- **Geförderte Projekte:** 15
mit guter Überdeckung der 4 Kerngebiete
- **Dabei Schwerpunkt:**
Entwurfsmethodik für
dynamisch rekonfigurierbare Hardware
sowie neue Architekturen (SoC, NoC, ...)
- **Wichtig:**
Nutzbarmachung von dynamischer Rekonfiguration in
zukünftigen Produkten

Anträge SPP1148

Architekturen

1. Becker, adaptiv, multigran.
- 7.
- 15.
- 16.
- 19.
22. Maehle, Netzwerkprozessoren
- 25.
- 39.
- 40.
- 43.

Anwendungen

- 2.
6. Glesner, Mobilfunk
- 12.
13. Kasper, Refkonf. Controller
- 14.
- 17.
- 18.
- 20.
- 21.
- 30.
- 31.
- 36.
37. Straßer, Visual Computing

Entwurfsmethodik

5. Fekete, ReCoNodes
- 8.
9. Hardt, Rekonf. von Schnittstellen
23. Merker, Partitionierungsstrategien
26. Müller-Glaser, Laufzeitsystem
32. Rammig, Temporale Partitionierung
- 34.
38. Teich, ReCoNets

Sprachen und Modelle

- 3.
27. Nebel, Polymorphe Objekte
- 41.
- 42.

Theorie

24. Middendorf, Hyperrekonfigurierbarkeit

Analyse

- 4.
- 10.
11. Hommel, Trans. Leistungsbewertung Multiproz.
- 28.
- 29.
33. Rosenstiel, Bewertung + Entwurf prozessorartiger Systeme
- 35.

Einführungskolloquium

- Gastgeber und Schirmherr:
DaimlerChrysler Forschung, Esslingen, Abteilung
REM/EB, Herr Thurner
- Webseiten des Schwerpunktprogramms:
<http://www12.informatik.uni-erlangen.de/SPPRR>
- Ziele:
 - Kennenlernen der geförderten Gruppen und Projekte
 - Definition gemeinsamer **Ziele und Meilensteine** für die erste und weitere Förderperioden
 - Bildung von **Themengruppen** für die Themenschwerpunkte
- Weitere Kolloquien und Meetings:
halbjährlich (Koordinatorfond)

Dankeschön...

- ... der DFG für die Einrichtung des Schwerpunktprogramms
- ... den Gutachtern (Ernst, Färber, Herkersdorf, Kress, Schmeck, Schneider, Schröder-Preikschat, Thiele, Tavangarian) für die Begutachtung und Auswahl eines guten Forschungsprogramms
- ... der DaimlerChrysler Forschung Esslingen, Abteilung REM/EB, für die Gastgeberschaft und die tolle Atmosphäre im Werk Untertürkheim